

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-203402

(43)Date of publication of application : 27.07.2001

(51)Int.Cl.

H01L 41/09  
 B41J 2/045  
 B41J 2/055  
 C04B 35/48  
 H01L 41/187

(21)Application number : 2000-329079

(71)Applicant : NGK INSULATORS LTD

(22)Date of filing : 08.03.1993

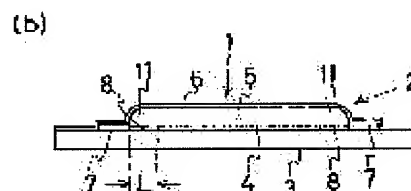
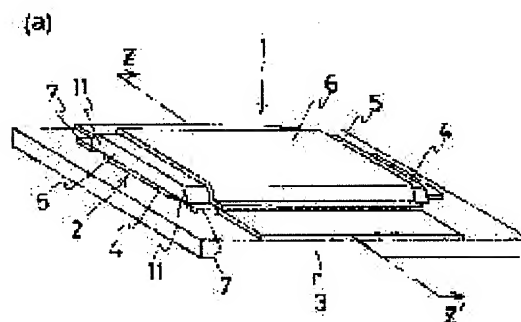
(72)Inventor : TAKEUCHI YUKIHISA  
KIMURA KOJI

## (54) PIEZOELECTRIC/ELECTROSTRICTIVE FILM TYPE ELEMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve productivity of a piezoelectric/electrostrictive film type element by easily preventing the occurrence of short circuits between upper and lower electrodes, without requiring precise alignment between the end sections of a piezoelectric/electrostrictive film and a lower electrode film, and in addition, to eliminate the influence of the coupling between the overhang section of the piezoelectric/electrostrictive film and a ceramic substrate.

**SOLUTION:** This piezoelectric/electrostrictive film type element 1 is constituted with the lower electrode film 4 being covered with the piezoelectric/ electrostrictive film 5, and the size of the film 5 is adjusted so that its end section overhangs the ceramic substrate 3. In addition, this overhang section 11 is incompletely coupled with the substrate 3.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-203402

(P2001-203402A)

(43) 公開日 平成13年7月27日 (2001.7.27)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

テーマコード(参考)

H 0 1 L 41/09

C 0 4 B 35/48

C

B 4 1 J 2/045

H 0 1 L 41/08

C

2/055

B 4 1 J 3/04

1 0 3 A

C 0 4 B 35/48

H 0 1 L 41/08

M

H 0 1 L 41/187

J

審査請求 有 請求項の数 3 O L (全 10 頁) 最終頁に続く

(21) 出願番号

特願2000-329079(P2000-329079)

(62) 分割の表示

特願平5-75414の分割

(22) 出願日

平成5年3月8日(1993.3.8)

(71) 出願人 000004064

日本碍子株式会社

愛知県名古屋市瑞穂区須田町2番56号

(72) 発明者 武内 幸久

愛知県西加茂郡三好町大字福谷字堂ノ後42番地の1

(72) 発明者 木村 浩二

名古屋市天白区表山3丁目150番地(日本碍子八事寮)

(74) 代理人 100078721

弁理士 石田 喜樹

(54) 【発明の名称】 圧電／電歪膜型素子

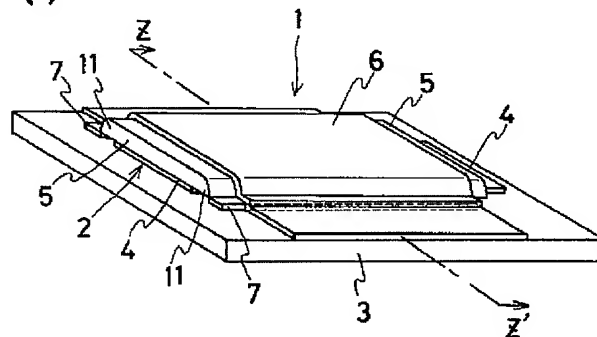
(57) 【要約】

(修正有)

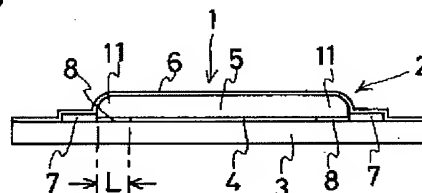
【課題】 圧電／電歪膜の端部と下部電極膜の端部との精密な位置合わせを必要とせず、上下電極間の短絡防止を容易にし、生産性を向上させること、圧電／電歪膜の張り出し部とセラミック基板との結合による影響を除去すること。

【解決手段】 下部電極膜4を圧電／電歪膜5で覆い、かつ端部がセラミック基板3上へ張り出す大きさとし、この張り出し部11をセラミック基板3と不完全結合状態とした圧電／電歪膜型素子1とする。

(a)



(b)



## 【特許請求の範囲】

【請求項1】 薄肉のセラミック基板と、その基板上に形成され、下部電極膜及び圧電／電歪膜及び上部電極膜を順次積層形成してなる圧電／電歪作動部とを備えた圧電／電歪膜型素子において、

前記下部電極膜上の圧電／電歪膜を、下部電極膜を覆い、且つ端部が前記セラミック基板上へ張り出す大きさとし、この張り出し部を前記セラミック基板と不完全結合状態としたことを特徴とする圧電／電歪膜型素子。

【請求項2】 前記セラミック基板が、酸化イットリウム及び酸化セリウム及び酸化マグネシウム及び酸化カルシウムの内、少なくとも1つの化合物を含有することによって結晶相が完全安定化もしくは部分安定化された酸化ジルコニウムを主成分とする材料で構成された請求項1に記載の圧電／電歪膜型素子。

【請求項3】 前記圧電／電歪膜が、マグネシウムニオブ酸鉛及びジルコン酸鉛及びチタン酸鉛とから成る成分を主成分とする材料若しくはニッケルニオブ酸鉛及びマグネシウムニオブ酸鉛及びジルコン酸鉛及びチタン酸鉛とから成る成分を主成分とする材料で構成された請求項1又は請求項2のいずれかに記載の圧電／電歪膜型素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、圧電／電歪膜型素子、中でも主にインクジェットプリントヘッド、マイクロホン、発音体（スピーカー等）、各種振動子や発振子、更にはセンサー等に用いられるユニモルフ型やバイモルフ型等の、屈曲変位を発生させるタイプの圧電／電歪膜型素子に関するものである。なお、ここで呼称される素子とは、電気エネルギーを機械エネルギー、すなわち機械的な変位または応力または振動に変換する素子のほか、その逆の変換を行なう素子をも意味するものである。また、この発明の素子は、圧電／電歪特性のほか、誘電性も有しているので、膜状のコンデンサ素子等としても用いることが可能である。

## 【0002】

【従来の技術】近年、光学や精密加工等の分野において、サブミクロンのオーダーで光路長や位置を調整する変位素子や微小変位を電気的変化として検知する検出素子が所望されるようになってきており、これに応えるものとして、強誘電体等の圧電／電歪材料に電界を加えた時に起こる逆圧電効果や電歪効果に基づく変位あるいはその逆の現象を利用した素子である、アクチュエータやセンサーのような圧電／電歪素子の開発が進められている。

【0003】そのような分野の中で、インクジェットプリントヘッド等においては、圧電／電歪素子の構造として、従来から知られているユニモルフ型やバイモルフ型等の屈曲変位タイプが、好適に採用されているが、プリ

ンタの印字品質・印字速度等の向上の要求に応えるため、圧電／電歪素子の小型高密度化、低電圧作動化、高速応答化を図るための開発が進められている。それらのユニモルフ型やバイモルフ型等の圧電／電歪素子は、薄肉のセラミック基板上に、下部電極膜及び圧電／電歪膜及び上部電極膜を順次積層して形成されるが、素子を形成する際、圧電／電歪膜が下部電極膜より短いと、上部電極膜と下部電極膜とが短絡する虞れがあるため、圧電／電歪膜はその端部が下部電極膜の端部と一致するように形成され、その上に上部電極膜が形成されている。

## 【0004】

【発明が解決しようとする課題】しかし、圧電／電歪膜の端部と下部電極膜の端部とを一致させるためには、非常に精密な位置合わせを必要とするため、生産性に問題があるほか、上下電極間の絶縁信頼性にも問題があった。

【0005】一方、下部電極膜上の圧電／電歪膜を、下部電極膜を覆い、且つ端部がセラミック基板上へ張り出す大きさとするにより、精密な位置合わせが不要となり、容易に短絡防止を図ることができるが、以下に述べるように、圧電／電歪膜を熱処理した時に圧電／電歪膜の張り出し部とセラミック基板とが結合し、圧電／電歪膜が発生する屈曲変位乃至発生力が結合部で制限される場合がある。尚、結合された状態でも素子として十分機能するが、素子が本来有する特性を十二分に引き出すためには結合による影響を可能な限り除去した方が望ましい。

【0006】図11は前記短絡防止手段を講じたユニモルフ型素子の一例である。図示のように圧電／電歪膜(5)を下部電極膜(4)を覆うように形成し、短絡を防止した結果、圧電／電歪膜(5)が下部電極膜(4)からセラミック基板(3)上へ張り出した、張り出し部(11)、(11)が形成され、各張り出し部の端部は圧電／電歪膜を熱処理した時にセラミック基板(3)と反応や焼結等を起こし、結合される((12)、(12)が結合部)。

【0007】ここで、圧電／電歪膜の内、歪みを発生する部分は、電界の作用を受ける部分、すなわち両電極膜に挟まれた部分のみであるから、張り出し部(11)、(11)には歪みは発生しない。従って、その両電極に挟まれた部分が屈曲変位乃至発生力を発現しようとしても、張り出し部がセラミック基板と結合されているため、屈曲変位乃至発生力が少し制限されてしまう形となり、素子本来の性能を十二分に発揮することができない。特に、素子に大きな変位及び高速応答性が要求されるインクジェットプリントヘッド等に利用する場合は、かかる結合による影響が少ない方が望ましい。なお、このようなことはバイモルフ型素子でも同様である。

【0008】従って、この発明の目的は、圧電／電歪膜の端部と下部電極膜の端部との精密な位置合わせを必要とせず、上下電極間の短絡防止を容易にし、生産性を向

上させることと、前記短絡防止手段による効果を充分活かすために、圧電／電歪膜の張り出し部とセラミック基板との結合による影響を除去することにある。

#### 【0009】

【課題を解決するための手段】この発明は、上記課題を解決するために開発されたもので、その要旨は、下部電極膜上の圧電／電歪膜を、下部電極膜を覆い、且つ端部が前記セラミック基板上へ張り出す大きさとし、この張り出し部を前記セラミック基板と不完全結合状態としたことにある。

【0010】ここで、不完全結合状態とは、張り出し部の一部がセラミック基板と結合した状態、または、結合した部分が全くない未結合の状態のことを意味する。

【0011】また、前記セラミック基板が、酸化イットリウム及び酸化セリウム及び酸化マグネシウム及び酸化カルシウムの内、少なくとも1つの化合物を含有することによって結晶相が完全安定化若しくは部分安定化された酸化ジルコニウムを主成分とする材料で構成されたことが望ましい。

【0012】さらに、前記圧電／電歪膜が、マグネシウムニオブ酸鉛及びジルコン酸鉛及びチタン酸鉛とから成る成分を主成分とする材料若しくはニッケルニオブ酸鉛及びマグネシウムニオブ酸鉛及びジルコン酸鉛及びチタン酸鉛とから成る成分を主成分とする材料で構成されたことが望ましい。

#### 【0013】

【作用】圧電／電歪膜をセラミック基板上へ張り出す大きさに形成すればよく、その結果、下部電極膜の精密な位置合わせが不要となる他、上部電極膜と下部電極膜との短絡防止も容易になる。また、圧電／電歪膜の張り出し部をセラミック基板と不完全結合状態にすることにより、圧電／電歪膜が発生する屈曲変位乃至発生力が結合部で制限されることがなくなり、素子が本来有する屈曲変位乃至発生力を効率良く発揮することができ、前記短絡防止手段を活かすことができる。

【0014】なお、圧電／電歪作動部は薄肉のセラミック基板上に膜状に形成されているため、相対的に低作動電圧でも大きな変位を得ることができる。しかも、速い応答速度、大きな発生力あるいは発生電位を得ることができる。さらに、膜形成プロセスを用いるため、同一基板面上に複数の圧電／電歪作動部を有する素子を接着剤を用いずに同時に、かつ容易に形成することができ、またその高集積化も可能である。

#### 【0015】

【実施例】以下、この発明の圧電／電歪膜型素子について図面を参照しながら、詳細に説明する。なお、理解を容易にするため、各図面を通して、同様の構造や機能を有するものには、同一の符号を付すものとする。

【0016】図1は、本発明にかかる圧電／電歪膜型素子（アクチュエータ）の部分説明図である。圧電／電歪

作動部(2)は、下部電極膜(4)及びその下部電極膜を覆い被すように形成された膜状の圧電／電歪膜(5)及び上部電極膜(6)を通常の膜形成手法によって順次積層形成することによって形成され、セラミック基板(3)と一体化されている。(11)は圧電／電歪膜を下部電極膜を覆い被すように形成した結果形成された張り出し部である。その張り出し部(11)の端部の長さ(図1(b)中に(L)で示す)は、 $10\mu\text{m}$ 以上、好ましくは $20\mu\text{m}$ 以上、さらに好ましくは $50\mu\text{m}$ 以上である。このように、圧電／電歪膜の端部を下部電極膜を覆い被して張り出し部が形成されるように形成すれば、下部電極膜との精密な位置合わせも不要となり、下部電極膜と上部電極膜との短絡を容易に防止することができる。

【0017】(8)は、本発明による不完全結合部で、圧電／電歪膜の張り出し部(11)とセラミック基板(3)との間に形成されている。不完全結合部(8)は、張り出し部(11)の端部とセラミック基板(3)との境界に非連続面部を形成しやすく、この部分を介した上部電極が、製造中や使用中の熱や衝撃、振動等によって断線するという問題が生ずる。樹脂層(7)は、このような断線を防止し、上部電極(6)をスムーズにセラミック基板上に導く目的で形成されている。この時、樹脂層(7)は、圧電／電歪作動部(2)の動作を妨げない位置に形成されることになるが、あわせてその材料として、屈曲変位乃至発生力に悪影響を及ぼさないためにセラミック材料と比較して柔らかく、高弾性の材料で構成することが好ましい。一般には、ゴム系、ポリイミド系、ビニル系、アクリル系、ポリアミド系、フェノール系、レゾルシノール系、ユリア系、メラミン系、ポリエステル系、シリコーン系、フラン系、ポリウレタン系、エポキシ系、ポリオレフィン系等が採用される。また、この樹脂層(7)は、後述するような不完全結合状態を維持する範囲内であれば、張り出し部(11)とセラミック基板(3)との間に入って形成されてもかまわない。

【0018】次に不完全結合部について説明する。先ず、本願でいう不完全結合状態とは、張り出し部(11)とセラミック基板(3)との間の結合が不完全であり、圧電／電歪作動部(2)が必要とされる性能を十分発揮できる程度の結合状態をいう。より具体的には、張り出し部とセラミック基板間のピール(引き剥し)強度で $0.5\text{Kg}/4\text{mm}^2$ 以下、好ましくは $0.1\text{Kg}/4\text{mm}^2$ 以下、さらに好ましくは $0.05\text{Kg}/4\text{mm}^2$ ( $4\text{mm}^2$ は $2\text{mm}$ 角を意味する)以下である。従って、張り出し部とセラミック基板とが接する部分が総て不完全な結合状態である必要はなく、部分的に結合していても、トータルで前記範囲の強度以下となれば問題はないのである。

【0019】また、これら不完全結合部は、後述するような基板材料と圧電／電歪材料を使用し、根本的にそれら相互の低反応性のみを利用して形成するほか、圧電／電歪膜(5)を形成する前に、その圧電／電歪材料が下部

電極に張り出してセラミック基板と接する部分に、直接接しないようダミー層を形成し、それを介して圧電／電歪膜(5)を形成してもかまわない。このダミー層は、後述する圧電／電歪膜熱処理によって燃焼・消滅する材料、例えば樹脂材料等で形成され、消滅後、不完全結合部が形成されるのである。なお、圧電／電歪膜熱処理後、ダミー材料が十分な絶縁体として機能し、張り出し部(11)とセラミック基板(3)の結合状態が前記範囲内であれば、完全に燃焼・消滅しない材料を使用することも可能である。

【0020】このように形成された素子の上部電極膜(6)及び下部電極膜(4)に電圧が印加され、圧電／電歪膜(5)に電界が作用すると、電界誘起歪の横効果により、セラミック基板(3)の板面に垂直な方向の屈曲変位乃至発生力が圧電／電歪膜(5)に発現されるが、圧電／電歪膜(5)の張り出し部(11)はセラミック基板(3)と不完全結合状態にあるため、圧電／電歪膜(5)に発生する屈曲変位乃至発生力は、実質上制限を受けることなく効率良く発現される。

【0021】図2は、図1に示した素子をバイモルフ型素子に応用した例を示す説明図である。セラミック基板(3)の両面に形成された圧電／電歪作動部(2)、(2)を形成する各圧電／電歪膜(5)の張り出し部(11)は、図1に示した素子と同様にセラミック基板(3)と不完全結合状態にあるため、効率の良いバイモルフ型素子を得ることができる。

【0022】図3は、この発明の素子をセラミックで形成されたキャビティ形状の基板に用いた実施例を示す。圧電／電歪作動部(2)は、薄肉厚部(9a)と一体形成され、欠如部(9b)側に変位するようになっている。この素子はインクジェットプリントヘッドに好適に用いられ、キャビティ(9c)に充填されたインクを素子の変位によって押し出すようになっている。この場合でも、圧電／電歪膜(5)の張り出し部は薄肉厚部(9a)と不完全結合状態にあるため、圧電／電歪膜(5)に発生する屈曲変位乃至発生力は、効率良く薄肉厚部(9a)へ伝えられる。従って、インクジェットプリントヘッドに適用される素子に要求される、大きな変位と高速応答化を達成することができる。

【0023】図4は、圧電／電歪作動部(2)が薄肉厚部(9a)とともに欠如部(9b)の方向、即ちセラミック基板(9)側へ湾曲し、凸状となったこの発明の素子の変更実施例を示す。この素子を用いれば、欠如部側から受ける力に対する強度が向上し、発生力が大きく応答速度が速い素子を実現できる。特に、キャビティ内のインクの反作用を受けるインクジェットプリントヘッドに用いる素子として好適である。なお、キャビティ内に空気が収容されている場合でも、上記同様の効果を得ることができる。

【0024】また、キャビティ基板の構造として、図5

で示すように、薄肉厚部(13a)及び厚肉部(13b)及び底部(13c)によって形成された空洞(13d)を有するものでも良い。このように有底構造に形成することにより、セラミック基板(13)の剛性が向上し、隣接する素子との干渉を有効に低減することができる。また、有底構造であるが故に図4に示す素子よりも底部の面積が広くなるため、他の部品と組み合わせて使用する際には、接着等の信頼性が向上する。空洞(13d)は、例えば、インク流路または圧力室となる。また、半円形の切欠部(13e)は、インクの流入出孔となり、ノズルもしくはインクタンクへ連通するように使用することができる。

【0025】図6は、図1～図5に示した樹脂層(7)の配置を変更した素子を示す。このように、樹脂層(7)は、上部電極膜(6)の形成面によって適宜変更することができる。

【0026】図7は、図6に示す樹脂層(7)に代えて、上部電極膜(6)と導通する補助電極(10)を用いた素子を示す。このように、補助電極(10)を用いることにより、樹脂層を用いた場合と同様に上部電極膜(6)の断線を防止することができる。

【0027】また、図8に示すように上部電極膜(6)を圧電／電歪膜(5)を部分的に覆うようにパターン形成し、補助電極(10)と接続するようにしてもよい。

【0028】図9は、図7に示す補助電極を用いた素子(1)をセラミック基板(3)上に複数個配列した状態を、図10は、それらの素子を2次元的な千鳥形状に配列した状態をそれぞれ示す。なお、これらに用いられるセラミック基板としては、平板状のもののほか、図3、図4または図5に示すキャビティ形状のものが好適に用いられる。また、各素子の形状は図4に示す凸状のものが好適に用いられる。

【0029】次に、圧電／電歪膜のはみ出し部とセラミック基板とをより好ましい不完全結合状態とするためには、セラミック基板が、酸化イットリウム及び酸化セリウム及び酸化マグネシウム及び酸化カルシウムの内、少なくとも1つの化合物を含有することによって結晶相が完全安定化若しくは部分安定化された酸化ジルコニウムを主成分とする材料で構成されていることが望ましい。

【0030】そして、酸化ジルコニウムを安定化若しくは部分安定化させるための添加物の量は、酸化イットリウムに対して1モル%～30モル%、酸化セリウムでは6モル%～50モル%、酸化マグネシウムや酸化カルシウムに対しては、5モル%～40モル%とすることが好ましいが、その中でも特に酸化イットリウムに対して2モル%～7モル%とすることが、さらに好ましくは2モル%～4モル%とすることが望ましい。なぜならば、それらの範囲で酸化イットリウムが添加された酸化ジルコニウムは、その結晶相が部分安定化され、特に優れた基板特性を示すからである。

【0031】次に、セラミック基板の形態としては、先

10

20

30

40

50

に、図1または図2に示した単板状の物でも、また図3、図4または図5に示されるような、キャビティ構造を有しているものでも良いが、後者のキャビティ基板の方が、当該部位の基板厚さを薄くすることができるため、素子基板の強度を低下させることなく、また並設形態において隣接する圧電/電歪作動部同士が変位あるいは振動時に薄肉厚部と薄肉厚部の間にある厚肉部によって互いに干渉することが少ないために、好ましく用いられる。

【0032】なお、これらのようなキャビティ構造を有している基板(9)、(13)のキャビティの寸法に関し、そのようなキャビティの長さは、その幅の2倍から20倍であることが好ましく、一方キャビティ基板(9)、(13)の薄肉厚部(9a)、(13a)に形成される圧電/電歪作動部は、素子の変位・発生力の点から、該キャビティの幅に対して50%~95%とすることが好ましい。

【0033】さらに、薄肉のセラミック基板の厚さに関しては、素子の高速応答性と大きな変位を得るために、一般に50 $\mu\text{m}$ 以下、好ましくは30 $\mu\text{m}$ 以下、更に好ましくは10 $\mu\text{m}$ 以下とされる。

【0034】さらにまた、かかるセラミック基板は、最終的には、焼結せしめられた形態とされるが、圧電/電歪作動部の形成に先立って、予め1000 $^{\circ}\text{C}$ ~1800 $^{\circ}\text{C}$ 程度で焼結した基板としておくことが出来、また基板材料のグリーンシートを用い、後述の膜形成手法による圧電/電歪作動部の形成を行なった後に焼結させても良いが、その中では、予め焼結した基板の方が、素子の反りを小さくすることができ、また、パターン寸法精度が得られることから、有利に用いられることになる。なお、キャビティ基板は、金型や超音波加工等の機械加工法を用いて空孔部を設けたグリーンシートに、薄肉厚部となる薄いグリーンシートを積層・熱圧着した後、焼成・一体化することによって作製することが高い信頼性の点から好ましい。また、基板材料中に粘土等の焼結助剤を添加してもよいが、その基板中には、また、図3及び図4及び図5に示されたキャビティ基板の場合には、少なくとも、薄肉厚部を構成する基板中には、酸化珪素、酸化ホウ素、酸化リン、酸化ゲルマニウム等のガラス化しやすい材料が、1重量%以上含有されないように、助剤の組成や添加量を調整することが望ましい。なぜならば、前記ガラス化しやすい材料が基板に含有されていると圧電/電歪材料との熱処理時に反応が生じ易く、組成の制御が困難となるためである。

【0035】ところで、そのようなセラミック基板は、その上に形成される圧電/電歪作動部の作動特性、換言すればそこにおいて発生する歪み、応力を有効に受け、またその逆の作用を有効に行なうために、Raにて表わされる表面粗さが0.03~0.9 $\mu\text{m}$ の範囲内となるように調整される。このような表面粗さ: Raの調整は、また、薄い基板の強度を確保する上においても有効であ

る。

【0036】そして、そのようなセラミック基板上に所定の下部電極膜(4)、上部電極膜(6)及び圧電/電歪膜(5)を設けて圧電/電歪作動部(2)を形成するには、公知の各種の膜形成手法が適宜に採用され、例えばスクリーン印刷、スプレー、ディッピング、塗布等の厚膜形成手法、イオンビーム、スパッタリング、真空蒸着、イオンプレーティング、CVD、メッキ等の薄膜形成手法が適宜に選択される。特に、圧電/電歪膜(5)を形成するには、スクリーン印刷、スプレー、ディッピング、塗布等による厚膜形成手法が好適に採用されることとなる。なぜならば、それらの厚膜形成手法によれば、平均粒子径0.01 $\mu\text{m}$ 以上5 $\mu\text{m}$ 以下の、好ましくは0.05 $\mu\text{m}$ 以上3 $\mu\text{m}$ 以下の圧電/電歪材料のセラミック粒子を主成分とするペーストやスラリーを用いてセラミック基板上に膜形成することができ、良好な素子特性が得られるからである。また、そのような膜の形状としては、スクリーン印刷法やフォトリソグラフィ法等を用いてパターン形成する他、レーザー加工法や、スライシング、超音波加工等の機械加工法を用い、不必要な部分を除去して、パターン形成しても良い。

【0037】なお、ここで作製される素子の構造や膜状の圧電/電歪作動部の形状は、何等限定されるものではなく、用途に応じて、如何なる形状でも採用可能であり、例えば三角形、四角形等の多角形、円、楕円、円環等の円形、櫛状、格子状又はこれらを組み合わせた特殊形状であっても、何等差し支えない。

【0038】また、このようにしてセラミック基板上に上記方法で膜形成されたそれぞれの膜(4)、(5)、(6)は、それぞれの膜の形成の都度、熱処理されて、基板と一体構造となるようにしても良く、また全部の膜を形成した後、同時に熱処理して、各膜が同時に基板に一体的に結合されるようにしても良い。もちろん、これらの形成方法を用いる場合でも、圧電/電歪膜のはみだし部とセラミック基板とは、前記各実施例で用いた方法により、不完全結合状態とされる。なお、このような膜形成手法により電極膜を形成する場合には、一体化するために必ずしも熱処理を必要としないことがある。たとえば、上部電極膜(6)を形成する前に、下部電極膜(4)との絶縁性を確実にするため素子周りに絶縁樹脂等で絶縁コートを行う場合や、図1等に記載してあるような、上部電極膜の断線を防止するための樹脂層を形成する場合があるが、その場合には、上部電極膜(6)の形成には熱処理を必要としない蒸着、スパッタリングや鍍等の方法が採用される。

【0039】さらに、このように形成された膜と基板とを一体化し、図4に示した基板側へ凸状に湾曲した形状とするための熱処理温度としては、一般に900 $^{\circ}\text{C}$ ~1400 $^{\circ}\text{C}$ 程度の温度が採用され、好ましくは1000 $^{\circ}\text{C}$ ~1400 $^{\circ}\text{C}$ の範囲の温度が有利に選択される。また、圧電/



電歪膜(5)を熱処理する場合には、高温時に圧電/電歪層の組成が不安定とならないように、圧電/電歪材料の蒸発源と共に雰囲気制御を行ないながら、熱処理することが好ましい。また、圧電/電歪膜(5)上に適当な覆蓋部材を載置して、その表面が焼成雰囲気中に直接に露呈されないようにして、焼成する手法を採用することも推奨される。その場合、覆蓋部材としては、基板と同様な材料系のものが用いられることとなる。

【0040】なお、上記の方法にて作製される圧電/電歪作動部を構成する下部電極膜(4)、上部電極膜(6)及び補助電極(10)等の材料としては、前記熱処理温度並びに焼成温度程度の高温酸化雰囲気中に耐えられる導体であれば、特に規制されるものではなく、例えば金属単体であっても、合金であっても良く、また絶縁性セラミックス( $TiO_2$ 、 $Al_2O_3$ 、 $ZrO_2$ 等)と、金属や合金との混合物であっても、更には導電性セラミックスであっても、何等差し支えない。尤も、より好ましくは、白金、パラジウム、ロジウム等の高融点貴金属類、或いは銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とする電極材料が好適に用いられ、その中でも更に好ましくは、白金とセラミック基板材料とのサーメット材料が好ましく、さらに好ましくは白金と基板材料と圧電材料とのサーメット材料が好ましい。また、電極に添加する材料として、酸化珪素等のガラスは、圧電/電歪膜との熱処理中に反応が生じ易く、アクチュエータ特性を低下させる原因となり易いため、その使用を避けることが望ましい。なお、電極中に添加せしめる基板材料としては、5~30体積%程度、一方圧電材料としては5~20体積%程度であることが好ましい。

【0041】そして、このような導体材料を用いて形成される電極は、一般に $20\mu m$ 以下、好ましくは $5\mu m$ 以下の厚さにおいて形成されることとなる。

【0042】また、圧電/電歪作動部を構成する圧電/電歪材料としては、圧電或いは電歪効果等の電界誘起歪を示す材料であれば、何れの材料であっても採用され得るものであり、結晶質の材料であっても、非晶質の材料であっても良く、また半導体材料であっても、誘電体セラミックス材料や強誘電体セラミックス材料であっても、何等差し支えなく、更には分極処理が必要な材料であっても、またそれが不必要な材料であっても良いのである。

【0043】尤も、本発明に用いられる圧電/電歪材料としては、好ましくは、ジルコン酸チタン酸鉛(PZT系)を主成分とする材料、マグネシウムニオブ酸鉛(PMN系)を主成分とする材料、ニッケルニオブ酸鉛(PNN系)を主成分とする材料、マンガニオブ酸鉛を主成分とする材料、アンチモンスズ酸鉛を主成分とする材料、亜鉛ニオブ酸鉛を主成分とする材料、チタン酸鉛を主成分とする材料、ジルコン酸鉛を主成分とする材料、更にはこれらの複合材料等が用いられる。なお、前述し

た材料に、ランタン、バリウム、ニオブ、亜鉛、セリウム、カドミウム、クロム、コバルト、アンチモン、鉄、イットリウム、タンタル、タングステン、ニッケル、マンガニウム、リチウム、ストロンチウム、カルシウム、ビスマス等の酸化物やそれらの他の化合物を添加物として含有せしめた材料、例えばPZT系を主成分とする材料にランタンを加え、PLZT系となるように、前記材料に上述の添加物を適宜に加えても、何等差し支えない。なお、酸化珪素等のガラス材料の添加は避けるべきである。なぜならば、PZT系等の鉛系圧電/電歪材料はガラスと反応し易いために、所望の圧電/電歪膜組成への制御が困難となり、アクチュエータ特性のバラツキ並びに低下を惹起するからである。

【0044】これらの圧電/電歪材料の中でも、マグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料、もしくはニッケルニオブ酸鉛とマグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料が好ましく、更にその中でも特に、マグネシウムニオブ酸鉛とジルコン酸鉛とチタン酸鉛とからなる成分を主成分とする材料が、その熱処理中における基板材料との反応が特に少ないことから、張り出し部とセラミック基板との結合状態を圧電/電歪作動部が必要とされる性能に影響を与えない程度に低くおさえることができる他、成分の偏析が起き難く、組成を保つための処理が好適に行なわれ得、目的とする組成及び結晶構造が得られ易い等、高い圧電定数を有することと併せて有利に用いられ、スクリーン印刷、スプレー、ディッピング、塗布等の厚膜形成手法で圧電/電歪膜を形成する場合の材料として推奨される。なお、多成分系圧電/電歪材料の場合、成分の組成によって圧電特性が変化するが、本発明で好適に採用されるマグネシウムニオブ酸鉛-ジルコン酸鉛-チタン酸鉛の3成分系材料では、擬立方晶-正方晶-菱面体晶の相境界付近の組成が好ましく、特にマグネシウムニオブ酸鉛:15モル%~50モル%、ジルコン酸鉛:10モル%~45モル%、チタン酸鉛:30モル%~45モル%の組成が、高い圧電定数と電気機械結合係数を有することから、有利に採用される。

【0045】なお、上記の如くして形成される電極膜と圧電/電歪膜から構成される圧電/電歪作動部の厚さとしては、一般に $100\mu m$ 以下とされ、また圧電/電歪膜の厚さとしては、低作動電圧で大きな変位等を得るために、好ましくは $50\mu m$ 以下、更に好ましくは $3\mu m$ 以上 $40\mu m$ 以下とされることが望ましい。

【0046】また、電界誘起歪みの横効果を利用するユニモルフまたはバイモルフのタイプの素子において、前記圧電/電歪材料の中の分極処理が必要なものを用いるもの場合は、一般に、上下電極間に電圧を印加して分極処理を行なうが、本願の様な膜型の素子の場合には、上部電極膜をプラスとして分極することが好ましい。な

ぜならば、本願に従うように形成された圧電／電歪膜は、その焼結時（熱処理時）に基板からの応力等によって、分極処理（電圧印加処理）を行う前に、その分極方向へ沿う方向の分域または配向が形成されやすく、効果的に分極ができるからである。

【0047】表1に、下部電極膜を覆ってセラミック基\*

表 1

作成方法	基板材料	付着強度 (Kg/4mm <sup>2</sup> )	素子の変位 (μm)
比較例 1	96%アルミナ	> 2 注3)	0.5
比較例 2	ジルコニア 注1)	1	1.5
本願による素子	ジルコニア 注2)	< 0.01 注4)	2.0

(DC30V印加時)

注1) 酸化イットリウム3mol%添加部分安定化ジルコニア・酸化珪素5重量%添加

注2) 酸化イットリウム3mol%添加部分安定化ジルコニア

注3) 付着強度測定時、基板と圧電／電歪膜との間で破壊が生ずる前に、リード線を立てている接着剤が2Kgで剥離した。

注4) リード線を圧電／電歪膜上に接着する過程で、測定用圧電／電歪膜パッドが剥離し、強度測定に至らなかった。また、中には、圧電／電歪膜熱処理後、自然に剥離するものもあった。

【0049】なお、素子構造は図3に示されたものと同様の構造とし、圧電／電歪材料にはマグネシウムニオブ酸鉛及びジルコン酸鉛及びチタン酸鉛から成る材料を使用し、基板材料には、酸化イットリウムで部分安定化した酸化ジルコニウムと比較例として96%アルミナを使用した。また、振動板の厚さは10μmである。基板の薄肉厚部の大きさは、0.8mm×3mmで、この上に5μmの白金下部電極、前記した材料から成る30μmの圧電／電歪膜、Cu膜とCr膜の2層からなる0.1μmの上部電極が層状に形成してある。もちろん、下部電極膜を覆うように圧電／電歪膜が形成されている。

【0050】結合強度は、張り出し部(11)とセラミック基板(3)との結合状態を示すもので、素子化した材料と同じ材料のセラミック基板と圧電／電歪材料を使用して、結合強度測定用サンプルを作成して評価した。結合強度測定用サンプルは、セラミック基板上に直接、圧電／電歪膜を4mm<sup>2</sup> (2mm角)の面積で30μmの厚さとなるように形成した。その後、軟銅材の0.8mmφのピール強度測定用L型リード線を圧電／電歪膜表面に接着し、このリード線を引張試験機で20mm/minの速度で引っ張り、圧電／電歪膜とセラミック基板との結合部が破壊する値を評価した。この結果から明らかなように、比較例1、

\* 板上へ張り出した、圧電／電歪膜の張り出し部が、熱処理によってセラミック基板と結合されている素子と、張り出し部とセラミック基板とが不完全結合状態にある本願による素子の変位量を示す。

【0048】

【表1】

2と比較して本願による構造の素子は、圧電／電歪膜の張り出し部が基板と不完全結合状態にあるという効果で、大きな変位を示していることが解る。

【0051】なお、この発明は上記各実施例に限定されるものではなく、この発明の範囲を逸脱しない限り、変更、修正、改良を加えることができる。

【0052】

【発明の効果】この発明の圧電／電歪膜型素子を用いれば、上部電極膜と下部電極膜との短絡を容易に防止することができるため、生産効率が向上する。また、圧電／電歪膜の張り出し部とセラミック基板とを不完全結合状態にすることにより、素子が本来有する性能を十分発揮することができる。特に、素子の大きな変位と高速応答性が必要不可欠とされる分野の要求に十分応えることができる。さらに、これらの性能を損なうことなく、高集積化も可能である。

【図面の簡単な説明】

【図1】(a)はユニモルフ型に用いた本発明の圧電／電歪膜型素子の部分説明図、(b)は(a)のZ-Z'線断面説明図である。

【図2】バイモルフ型に用いた本発明の圧電／電歪膜型素子の部分説明図である。



【図 3】キャビティ基板を用いた本発明の圧電／電歪膜型素子の部分説明図である。

【図 4】圧電／電歪作動部及び基板の薄肉厚部を欠如部側へ凸状に形成した本発明の圧電／電歪膜型素子の部分説明図である。

【図 5】有底構造のキャビティ基板を用いた本発明の圧電／電歪膜型素子の部分説明図である。

【図 6】樹脂層の配置を変更した本発明の圧電／電歪膜型素子の部分説明図である。

【図 7】樹脂層に代えて補助電極を用いた本発明の圧電／電歪膜型素子の部分説明図である。

【図 8】上部電極膜を部分的に用いた本発明の圧電／電歪膜型素子の部分説明図である。

【図 9】本発明の圧電／電歪膜型素子を一枚の基板上に\*

\* 複数設けた状態を示す説明図である。

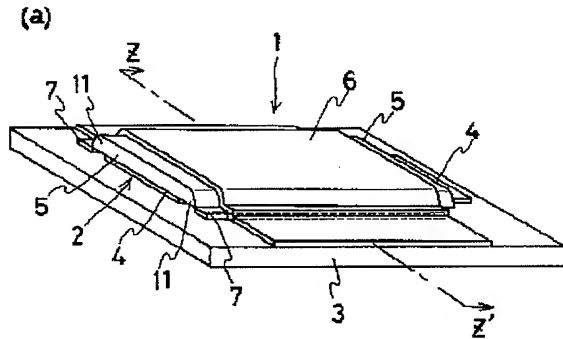
【図 10】本発明の圧電／電歪膜型素子の複数を一枚の基板上に千鳥形状に設けた状態を示す説明図である。

【図 11】圧電／電歪膜の張り出し部とセラミック基板が結合した状態を示す説明図である。

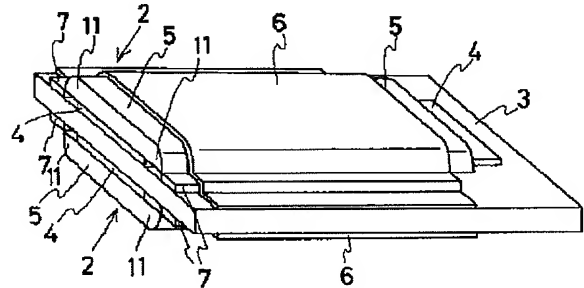
【符号の説明】

1・・・素子、2・・・圧電／電歪作動部、3, 9, 13・・・セラミック基板、4・・・下部電極膜、5・・・圧電／電歪膜、6・・・上部電極膜、7・・・樹脂層、8・・・不完全結合部、9a, 13a・・・薄肉厚部、9b・・・欠如部、9c・・・キャビティ、10・・・補助電極、11・・・張り出し部、12・・・結合部、13b・・・厚肉部、13c・・・底部、13d・・・空洞、13e・・・切欠部。

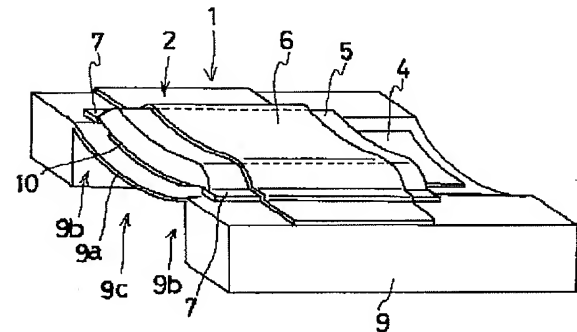
【図 1】



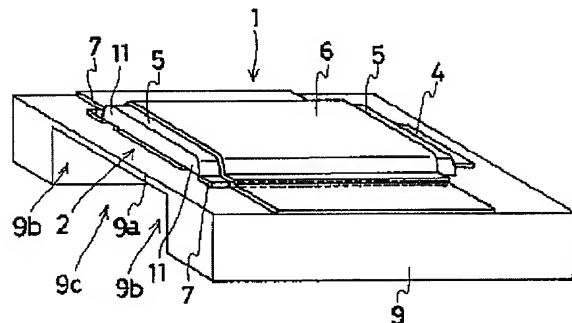
【図 2】



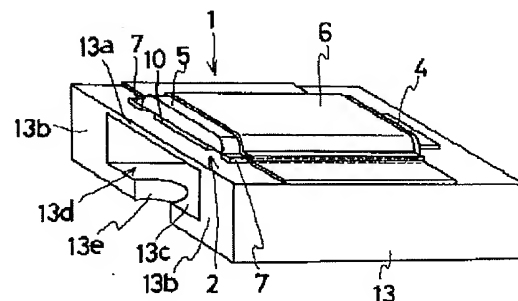
【図 4】



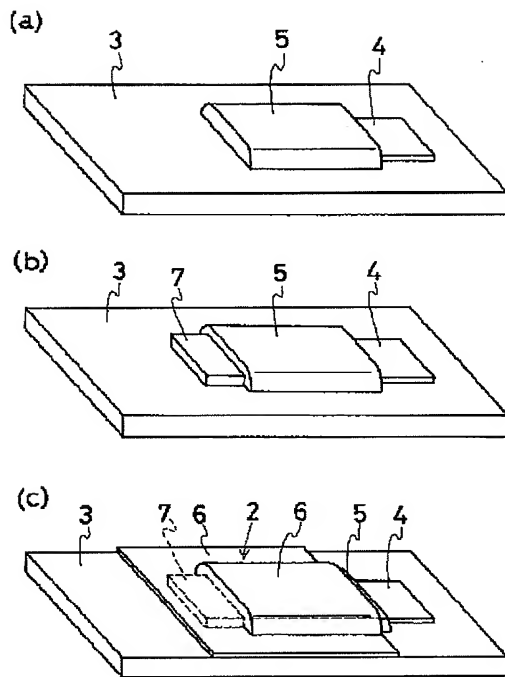
【図 3】



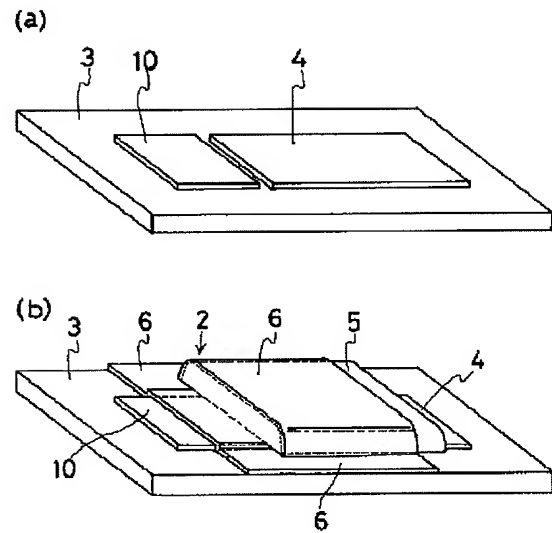
【図 5】



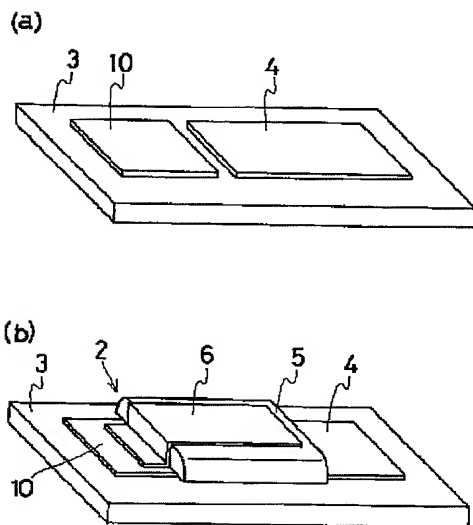
【図6】



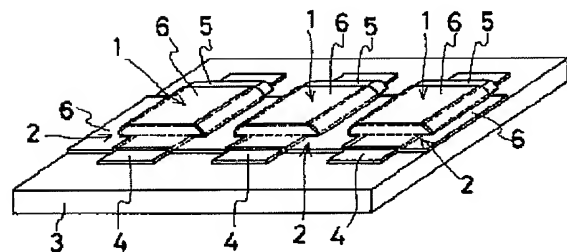
【図7】



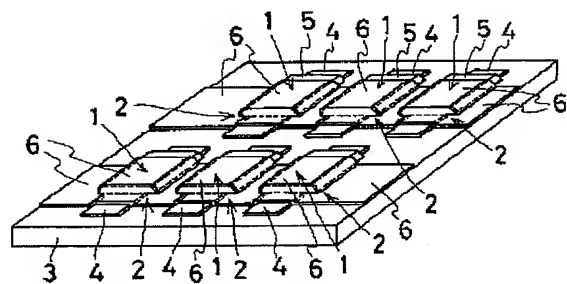
【図8】



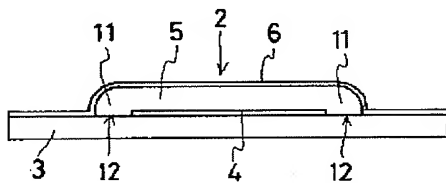
【図9】



【図10】



【図11】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

識別記号

F I  
H O 1 L 41/18

ターマコード (参考)

1 0 1 B  
1 0 1 C  
1 0 1 D  
1 0 1 J